

**פרק 8****מעגלים משולבים סיפרתיים****8.1 מבוא**

בפרקים הקודמים עסקנו בפונקציות בוליאניות. פונקציות אלו ממומשות באמצעות שערים. מערכת שערים שמממשת פונקציה בוליאנית נקראת מערכת ספרתית. למערכת ספרתית יכולים להיות מספר כניסות (מבואות) ומספר יציאות. כל אחד מכניסות ויציאות אלו יכול לקבל ברגע מסוים ערך של 0 או 1. במערכות הספרתיות בהם נעסוק הערכים '0' ו-'1' מיוצגים על-ידי רמות מתח חשמלי. לרמות אלו קוראים רמות לוגיות. (ישנם סטנדרטים שונות לרמות מתח סטנדרט אחד מקובל נקרא TTL בו '0' – מתח בין 0 ל-0.8V ו-'1' – מתח בין 2.4V ל-5V).

מערכת ספרתית שבה היציאות תלויות בכניסות באותו רגע (ולא למשל ביציאות קודמות) נקראת מערכת צירופית.

**8.2 תיאור מעגל משולב**

בשנת 1948 הומצא הטרנזיסטור, שהינו התקן אלקטרוני שבנוי מפיסת (שבב) סיליקון. באמצעות טרנזיסטור ניתן לייצר שערים לוגיים. התפתחות הטכנולוגיה מאפשרת בניית מספר גדול מאד של טרנזיסטורים באותה פיסת סיליקון וזה נקרא "מעגל משולב" (I.C.).

**8.3 רמת הכללה**

רמת הכללה זה מושג שמצביע על כמות הטרנזיסטורים בפיסת סיליקון אחת. ככל שמצליחים ל"דחוס" מספר גדול יותר של טרנזיסטורים בתוך פיסה אחת, ניתן לקבל מספר גדול יותר של שערים בפיסה זו. קבוצות של הכללה לפי רמת הכללה:

- א. SSI (SMALL) מספר קטן של שערים באותה פיסה.
- ב. MSI (MEDIUM) מספר עשרות של שערים באותה פיסה.
- ג. LSI (LARGE) עד אלפי שערים באותה פיסה.
- ד. VLSI (VERY LARGE) עד עשרות אלפי שערים באותה פיסה.

**8.4 נתונים אופייניים של מעגלים משולבים.****מבוא**

אנו נדבר בצורה כללית ביותר ברמת מושגים. פרטים יובאו בקורס תכן לוגי שהוא למעשה בחלקו יישום של קורס מערכות ספרתיות.

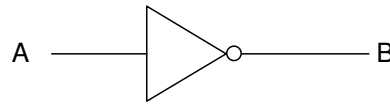
**8.4.1. נתוני זמן**

בשעת פעולת מערכת ספרתית (שמורכבת מכניסות ויציאות) משתנות כניסות המערכות מרמה של '0' לרמה של '1' (או להפך). כמוכן שינוי בכניסה גורם בדרך כלל לשינוי ביציאה אולם השינוי לא מיידי.

**זמן ההשהיה (DELAY TIME).**

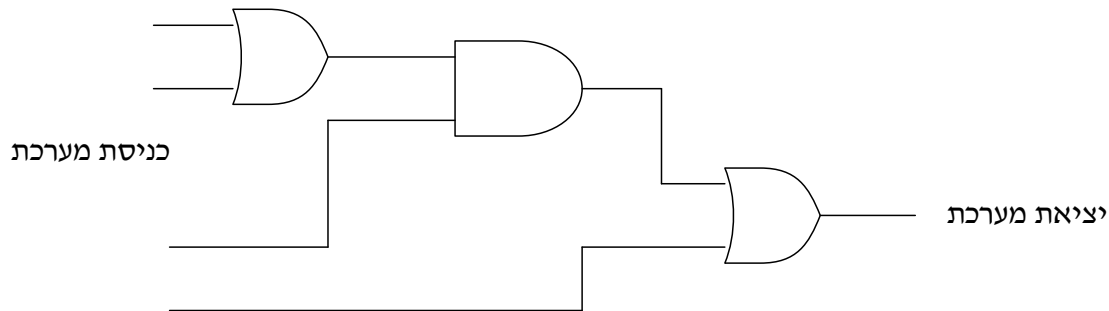
זמן ההשהיה של שער הוא פרק הזמן שעובר מהרגע שבו חל שינוי כלשהו – בכניסה (מבוא) של השער – ועד הרגע שבו ניתן להבחין בשינוי שיתרחש כתוצאה מכך ביציאה (במוצא).

במערכת מעשית זמן ההשהיה גדול מ-0 עקב הזמן שדרוש להתפשטות האותות החשמליים מהכניסה ליציאה.

דוגמא : ניקח שער NOT

נניח שבתחילה מצב יציב.

$A = 1$   $B = 0$ . נניח ש-A (כניסה) משתנה ל-0. אזי לוקח זמן מסוים עד ש-B משתנה ל-1 וזה נקרא השהיית שער. זמן השהיה של מערכת הוא הזמן המירבי שעובר מרגע שינוי הרמה הלוגית במבוא (בכניסה) כלשהו של המערכת עד לרגע שבו ניתן להבחין בשינוי שיתרחש כתוצאה מכך ביציאה.



כמובן שהשהיית זמן של מערכת מורכבת מהשהיית זמן של השערים שמרכיבים את המערכת.

**8.4.2 רמות לוגיות**

'1' ו-'0' מאופיינים בדרך כלל על-ידי רמות מתח שונות לדוגמא בטכנולוגיה מסוימת (TTL)

'0' - רמות מתח בין 0 ל-0.8V.

'1' - רמות מתח בין 2.4V ל-5V.

( יש תחום לא מוגדר בין 0.8V ל-2.4V. תחום זה מנוצל למושג חשוב במחשבים הנקרא BUS ).

**8.4.3 משפחות לוגיות**

קיימות טכנולוגיות אחדות לייצור מעגלים משולבים. מעגלים משולבים שמיוצרים באותה טכנולוגיה נקראים משפחה לוגית. כל משפחה נבדלת ממשפחות אחרות בערכים של נתונים אופייניים ( למשל רמות לוגיות, מתח הפעלת רכיב, זמני השהיה וכו' ).

- משפחה מפורסמת ומיושנת TTL.

- משפחה נוספת יותר חדישה נקראת CMOS שיש לה מספר יתרונות ביחס ל-TTL ( פיזור הספק-

חום שמיוצר עקב פעולת הרכיב - יחסית נמוך, תחום רחב של מתח פעולת רכיב: בין 3V ל-

18V ). חסרון עיקרי ביחס ל-TTL : זמן השהיה ארוך יחסית.

- סדרת HCT. סדרה חדשה מסוג CMOS והיא תואמת למשפחת TTL ( כלומר ניתן לכלול

במערכת אחת מעגלים מטיפוס TTL ומסוג HCT ). סימון H מייצג מהירות רכיב משופרת ביחס

ל-CMOS כלומר זמן השהיה קצר.

#### 8.4.4 דיאגרמת זמנים .

דיאגרמת זמנים הינה תרשים המתאר פעולה של מערכת ( סדרתית או צירופית כפי שנלמד בהמשך ) כתלות בזמן .

לדוגמא : נתאר דיאגרמת זמנים של מונה גלי מודולו 8 ( שנפרטו בהמשך ) בעל כניסת שעון  $C_p$  ו-3 יציאות :  $Q_2$  ,  $Q_1$  ,  $Q_0$  .

